



⑮ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENTAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 196 43 911 A 1**

⑤ Int. Cl.⁶:
H 01 L 31/0203
H 01 L 21/60
H 05 K 3/32
G 02 B 6/28
G 02 B 6/43

⑲ Aktenzeichen: 196 43 911.6
⑳ Anmeldetag: 30. 10. 96
㉑ Offenlegungstag: 7. 5. 98

DE 196 43 911 A 1

- ⑦① Anmelder:
Sick AG, 79183 Waldkirch, DE
- ⑦④ Vertreter:
Manitz, Finsterwald & Partner, 80538 München
- ⑦② Erfinder:
Bauer, Robert, Dr., 79312 Emmendingen, DE
- ⑤⑥ Für die Beurteilung der Patentfähigkeit in Betracht
zu ziehende Druckschriften:
- | | |
|----|--------------|
| DE | 42 20 621 A1 |
| DE | 36 35 558 A1 |
| DE | 34 00 480 A1 |
| FR | 26 44 632 A1 |
| US | 54 95 450 |
| US | 54 16 872 |
| US | 54 05 809 |
| US | 52 37 434 |
| US | 51 49 958 |

US 50 45 867
US 46 36 647
EP 06 90 515 A1
EP 06 33 607 A1
EP 06 30 056 A1

HAYASHI, Tsuyoshi: An Innovative Bonding
Technique
for Optical Chips Using Solder Bumps That
Eliminate Chip Positioning Adjustments.
In: IEEE Transactions on Components, Hybrids,
and Manufacturing Technology, Vol. 15, No. 2,
April 1992, S.225-230;
Direct Light-Chip Interconnection Scheme
Accommodating Flip-Chip Bonding. In: IBM
Technical
Disclosure Bulletin, Vol. 33, No. 8, Jan.1991,
S.141,142;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

- ⑤④ Schaltungsanordnung mit auf einem mit Leiterbahnen versehenen Substrat angebrachten optoelektronischen Bauelementen
- ⑤⑦ Es wird eine Schaltungsanordnung mit einem mit elektrischen Leiterbahnen versehenen Substrat und darauf angebrachten optoelektronischen Bauelementen beschrieben, wobei diese optoelektronischen Bauelemente nach der Flip-Chip-Technik mit den Leiterbahnen verbunden sind und das die Leiterbahnen tragende Substrat zumindest im Bereich photoempfindlicher Zonen der optoelektronischen Bauelemente für optische Strahlung durchlässig ist.

DE 196 43 911 A 1

Beschreibung des bekannten Standes der Technik

Die Erfindung betrifft eine Schaltungsanordnung mit einem mit elektrischen Leiterbahnen versehenen Substrat, auf dem optoelektronische Bauelemente und/oder integrierte optoelektronische Schaltkreise (Opto-IC) angeordnet und mit den elektrischen Leiterbahnen leitend verbunden sind.

Aus der DE 41 38 779 ist es bekannt, elektronische Komponenten nach den bekannten und erprobten Flip-Chip-Verfahren mit den auf Substraten vorgesehenen Leiterbahnen zu verbinden.

Bei der Flip-Chip-Methode wird die aktive Seite des Bauelementes mit sogenannten Bumps kopfüber, d. h. nach unten gerichtet, direkt auf eine metallische Leiterbahnstruktur, welche sich auf einem Substrat befindet, aufgebracht.

Nachteile des bekannten Standes der Technik

Nachteilig am bekannten Stand der Flip-Chip-Technik ist, daß mit dieser an sich vorteilhaften Befestigungsmethode keine optischen Bauelemente bzw. Opto-ICs verarbeitet werden können, weil durch diese Montageart das Substrat und/oder die darauf befindlichen Leiterbahnen den optischen Kontakt zum optoelektronischen Bauelement verhindern.

Aufgabe der Erfindung

Die Aufgabe der vorliegenden Erfindung besteht nun darin, diese Nachteile der optischen Isolierung durch das Substrat zu vermeiden, um die Vorteile der Flip-Chip-Methode auch für optoelektronische Bauelemente oder integrierte Schaltungen mit einer optoelektronischen Komponente nutzen zu können.

Lösung der Erfindung

Zu diesem Zweck ist es vorgesehen, das Substrat so zu gestalten, daß zumindest im Bereich der aktiven optoelektronischen Grenzfläche des in Flip-Chip-Technik zu befestigenden Bauelementes, der optische Zugang durch das Substrat gewährleistet ist. Dies kann nach einer vorteilhaften Ausführungsform dieser Erfindung dadurch erreicht werden, daß das Substrat selbst aus einem transparenten Material hergestellt worden ist. Hierzu gehören Substrate als Leiterbahnensträger, die zum Beispiel aus Glas oder Folien hergestellt sind.

Auch die Verwendung von optisch nicht transparenten Substraten, wie zum Beispiel als Leiterplatte oder aus Keramik, ist dann möglich, wenn das Substrat an der relevanten Stelle, die später mit dem entsprechenden Bauelementen bestückt wird, mit einem Durchbruch versehen wird.

Vorteile der Erfindung

Mit der Lösung nach der Erfindung ist es möglich, die aus der Flip-Chip-Methode bekannten Vorteile, die mit dem Reflowlöten verwandt sind, auch für optoelektronische Bauelemente oder integrierten Schaltungen mit optoelektronischen Komponenten anzuwenden.

Darüber hinaus sind mit dieser Technik weitere vorteilhafte erfinderische Ausführungsformen vorhanden, die sowohl im Bereich der Herstellkosten, der Integrationsdichte, oder der optischen Funktionen angesiedelt sind.

Die Erfindung wird im folgenden beispielsweise anhand der Fig. 1 und 2 beschrieben.

Fig. 1 zeigt in einer schematischen Darstellung den Schnitt durch ein optisch dichtes Substrat mit einem definierten Durchbruch und einem in Flip-Chip-Technik angeordneten Bauelement.

Fig. 2 zeigt in einer schematischen Darstellung den Schnitt durch ein optisch transparentes Substrat und einem in Flip-Chip-Technik angeordneten Bauelement.

In Fig. 1 sind auf einem nichttransparenten Substrat (1) metallische Leiterbahnen (2) aufgebracht. Auf diesen Leiterbahnen ist nach der Flip-Chip-Methode mit sogenannten Bumps (5), die aus Halbleitermaterial bestehenden, optoelektronische Bauelemente oder Opto-ICs (4) kopfüber, d. h. mit der strahlungsempfindlichen Fläche zur Leiterbahn bzw. zum Substrat hingewandt, aufgelötet.

Mit entsprechend gestalteten Bumps können diese Elemente auch in Klebtechnik oder auch in Heißprägeprozessen auf den Leiterbahnen kontaktiert werden.

Dabei ist die Positionierung der Bauelemente, mittels der entsprechenden Verarbeitungsmaschinen, zu den Leiterbahnen recht genau ausgerichtet. Auf dieser zu den Leiterbahnen bzw. zum Substrat hingewandten Seite der Bauelemente (4) können die Halbleitermaterialien auch optoelektronische, d. h. lichtaussendende bzw. lichtempfindliche Flächenelemente beinhalten. Damit der optische Kontakt durch das nichttransparente Substrat (1) ermöglicht ist, ist dieses mit einem Durchbruch (3) versehen, der genau zu den entsprechenden Leiterbahnen und damit zu dem Element positioniert ist. Je nach Funktion dieser Anordnung wird der Querschnitt, bzw. der Verlauf des Durchbruches (3), vorgegeben und kann somit die wirksame Größe der optoelektronischen Zone (6) bestimmen. Ebenfalls in Abhängigkeit der Anwendung dieser Komponente kann der Durchbruch (3) bis hin zum Bauelement (4) mit optisch transparenten Materialien abgedeckt oder versiegelt werden.

Fig. 2 zeigt eine entsprechende Anordnung, bei der jedoch das Substrat (7) aus einem optisch transparenten Material besteht. Dies kann beispielsweise ein Glasträger sein, auf dem die Metallbahnen aufgebracht sind. In diesem Fall bietet es sich als vorteilhaft an, wenn die Leiterbahnen im Bereich der photoempfindlichen Zone (6) so ausgeführt sind, daß damit gleichzeitig eine optisch definierte Blendenfunktion erreicht wird. Besonders vorteilhaft ist, wenn das transparente Substrat (7) gleichzeitig eine optische Filterwirkung hat, um damit die spektral unerwünschten Strahlungsbereiche, die oft zu negativen Funktionsbeeinträchtigungen führen, auszufiltern.

Weitere vorteilhafte Ausführungsmerkmale sind den Kennzeichnungen der Ansprüche zu entnehmen.

Bezugszeichenliste

- 1 Nichttransparentes Substrat
- 2 Metallische Leiterbahnen
- 3 Durchbruch
- 4 Optoelektronische Bauelemente oder Opto-ICs
- 5 Bumps
- 6 Photoempfindliche Zone
- 7 Substrat

Patentansprüche

1. Schaltungsanordnung mit einem mit elektrischen Leiterbahnen versehenen Substrat, auf dem optoelektronische Bauelemente und/oder integrierte optoelek-

- tronische Schaltkreise (Opto-IC) angeordnet und mit den elektrischen Leiterbahnen leitend verbunden sind, **dadurch gekennzeichnet**, daß die optoelektronischen Bauelemente und/oder die integrierten optoelektronischen Schaltkreise nach der Flip-Chip-Technik mit den elektrischen Leiterbahnen verbunden sind und daß das Substrat zumindest im Bereich photoempfindlicher Zonen der optoelektronischen Bauelemente und/oder der integrierten optoelektronischen Schaltkreise für optische Strahlung durchlässig ist.
2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Substrate Schichtschaltungen, Leiterplatten, flexible Leiterfolien, Hybridschaltungen vom Dickfilm- oder Dünnschichttyp oder flexible Leiterplatten sind.
3. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Substrate aus Glas oder Keramik sind, auf denen metallische Leiterbahnen aufgebracht sind.
4. Schaltungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß alle nicht transparenten Substratmaterialien mit einem zur Leiterbahnstruktur ausgerichteten Durchbruch versehen sind.
5. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß der zur Leiterbahnstruktur ausgerichtete Durchbruch gleichzeitig die Funktion einer optischen Blende inne hat.
6. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß das verwendete Substratmaterial optisch transparent ist.
7. Schaltungsanordnung nach Anspruch 6, dadurch gekennzeichnet, daß das verwendete Substratmaterial nur im angewandten Spektralbereich transparent ist und somit eine optische Filterwirkung hat.
8. Schaltungsanordnung nach Anspruch 6, dadurch gekennzeichnet, daß durch die metallischen Leiterbahnen auf dem transparenten Substrat eine optische Blende erzeugt wird.
9. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß die vorhandene Öffnung im nicht transparenten Substrat durch eine für den verwendeten Spektralbereich durchlässige Schutzschicht abgedeckt ist.
10. Schaltungsanordnung nach Anspruch 9, dadurch gekennzeichnet, daß die optisch durchlässige Schutzschicht aus Silikon, Lack, Gießharz ausgeführt ist.
11. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die Koppelung der optischen Strahlung durch das Substrat hindurch über eine optische Faser erfolgt.

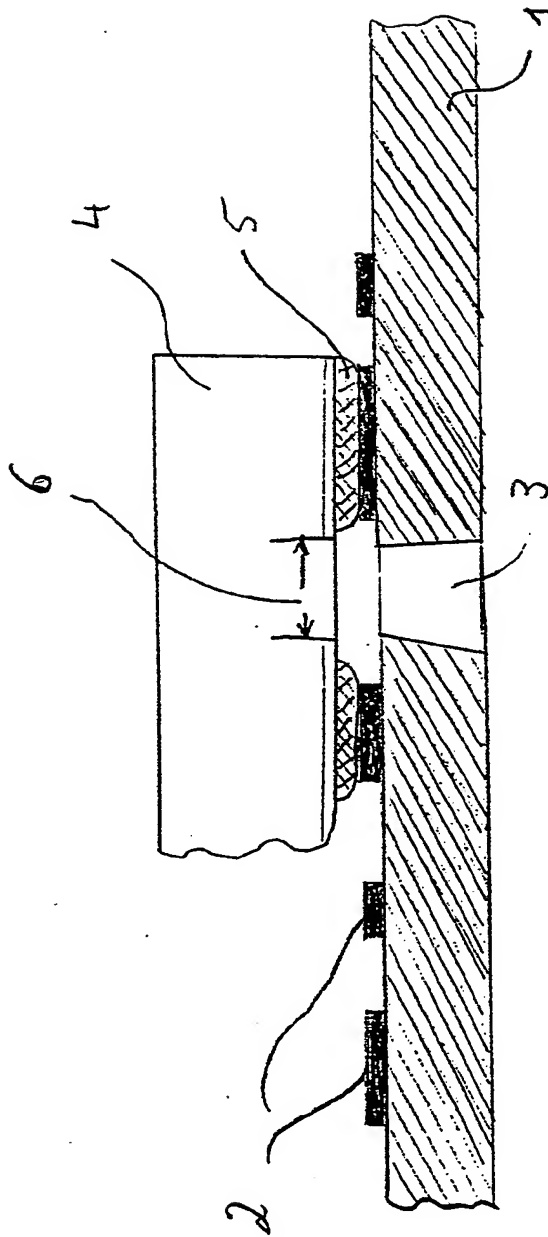
Hierzu 1 Seite(n) Zeichnungen

55

60

65

Fig(1)



Fig(2)

